



Seven-Level Switched-Capacitor Inverter with Triple Boosting and Sensor-Less Voltage Balancing Capability

Hassan Zare^{1*} , Hossein Asgharpour-Alamdari²

^{1,2}Assistant Professor, Department of Electrical Engineering, Technical and Vocational University (TVU), Tehran, Iran.

ARTICLE INFO

Received: 07.28.2021

Revised: 10.26.2021

Accepted: 11.28.2021

Keyword:

Multi-Level Inverter (MLI)

Switched-Capacitor Circuit

PD-PWM

Boosting Ability

Self-Voltage Balancing

Single- Source

***Corresponding Author:**

Hassan Zare

Email: hszare@tvu.ac.ir

ABSTRACT

This paper introduces a versatile single-phase seven-level inverter for integrating lower voltage renewable energy sources to the higher voltage amplitude power grids. The input voltage was increased by combining the voltage of the capacitors in the predetermined current paths. The output staircase waveform was formed by using a DC voltage source, two capacitors, and the aid of the phase disposition pulse width modulation (PD-PWM) strategy. The self-voltage balancing ability of the capacitors without the need for any external controllers nor sensors, high efficiency, and ease of operation were the most important features of the proposed converter. Requiring fewer semiconductor devices compared to other inverters mentioned in recently published papers ensures the superiority of the proposed boosting multilevel inverter. The ability to increase the input voltage by three times at the output in addition to the ability to self-balance the voltage of the capacitors without the use of a side control circuit or sensor were other advantages of the proposed structure. Furthermore, by calculating the power losses and circuit capacitances, 95.8% efficiency was obtained. Finally, the performance of the proposed seven-level inverter under different load conditions was simulated in MATLAB SIMULINK environment and the results were confirmed by the results obtained from the laboratory prototype.



EXTENDED ABSTRACT

Introduction

With progress in harvesting power from renewable energy resources, the contribution of renewable energies in power systems is increasing. Considering the DC form of the power generated by most of these sources, the role of inverters has become more noticeable. Accordingly, various types of inverters have been introduced to improve performance indices such as simplicity, cost, efficiency, and power quality. In this regard, multilevel converters are widely used in home and industrial applications. Considering these indicators and the need for ease of control has led to the use of switched-capacitor structures. One of the essential features of these converters is the ability to boost the voltage. This feature is achieved using only a few capacitors, eliminating the need for large transformers or inductors. As a result, many new multilevel inverters have been introduced, benefiting from these advantages. However, they require many switches and diodes in their structures. In addition, the need to design and select the appropriate capacitors to increase the boosting coefficient of the circuit as well as the output voltage are the main considerations in these converters. Therefore, the approach of many researchers has been to reduce the number of components such as semiconductors, DC sources, and capacitors to reduce design costs, size and reliability.

In order to address the mentioned challenges, this paper aims to introduce a multilevel converter structure based on the switched-capacitor concept that uses a single power supply to generate a higher-amplitude AC voltage in the output with the intended voltage stress on each of the circuit components. In addition, the introduced converter should require fewer semiconductor devices than other similar structures to produce the same voltage levels, reducing costs. Thus, another goal of this research is a single-phase inverter that can generate a negative voltage level without the need for any auxiliary circuit using a simple control method.

Methodology

To address the abovementioned issues, this study introduces a novel switched-capacitor based single-source multilevel inverter as depicted in Figure 1. This topology required only two circuit capacitors to form the output voltage waveform with the help of only one DC power supply. Each of the two capacitors was charged directly by the input source up to V_{in} to form the intended output waveform. Then, every voltage level was synthesized by a predetermined combination of the input source and the two capacitors where the switching devices provided the current paths. Since the capacitors were charged in a parallel connection with the source, it was ensured that their voltages reach V_{in} . It is worth noting that the switching sequence was chosen so that the capacitors' voltage did not drop below a certain amount, and its inherent balance was guaranteed.

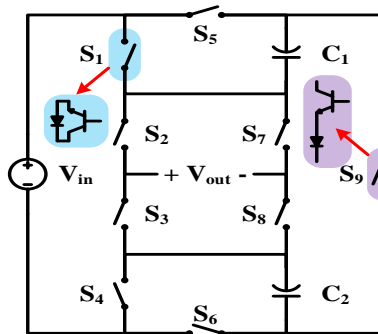


Figure 1. The overview of the proposed topology

Moreover; to generate the corresponding switching pulses for the proper operation of the circuit switches, the PD-PWM method was applied in such a way that six level-shifted triangular carrier-signals were compared to the sinusoidal reference signal, and the precise time interval of each level was determined. Then, the gate signals were applied to the corresponding switches on every level. The visualized presentation of this modulation technique for the proposed converter is illustrated in Figure 2.

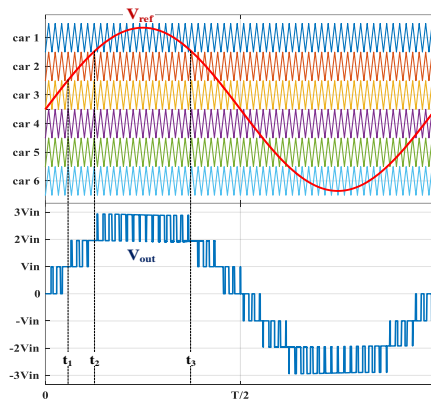


Figure 2. The overview of the PD-PWM strategy for the proposed topology

Results and discussion

To evaluate the designs and confirm the accuracy of the calculations, the proposed seven-level converter was simulated in MATLAB software under various operating conditions. Then, the results were compared with those obtained from implementing a laboratory prototype. The performance of the proposed inverter; a pure resistive load (unity power factor), was evaluated and is presented in Figure 3. Under these conditions, the generated current waveform was precisely in-phase with the output voltage. Furthermore, the waveforms of the circuit capacitors indicated the satisfactory performance of the switching process in inherently maintaining their voltage balance without the help of any sensors or an external auxiliary circuit. Under this condition, the efficiency of the circuit reached 95.80%.

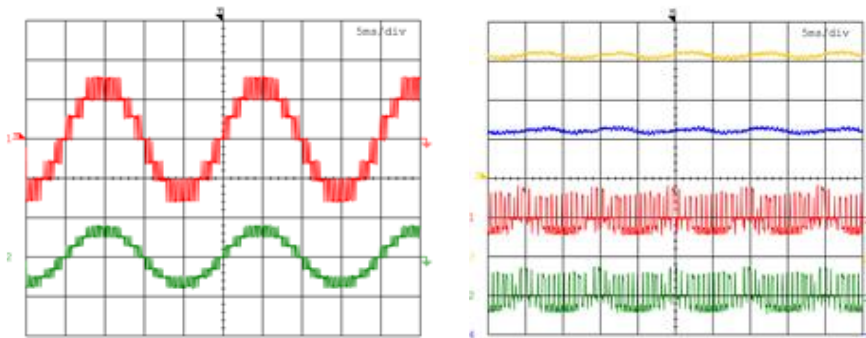


Figure 3. Waveforms of the proposed topology supplying a pure resistive load

To study the performance of the proposed inverter under load conditions with a non-unity power factor, two different loads with a power factor of 0.82 and a pure inductive load were investigated. Finally, the proposed inverter was exposed to a sudden load change in its output terminal where the load current suddenly increased to almost 100 percent. Under these conditions, the proposed converter could maintain its capacitors' voltage balance without changing the switching process or modulation index. The performance of the circuit structure under such operating points is included in Figure 4.

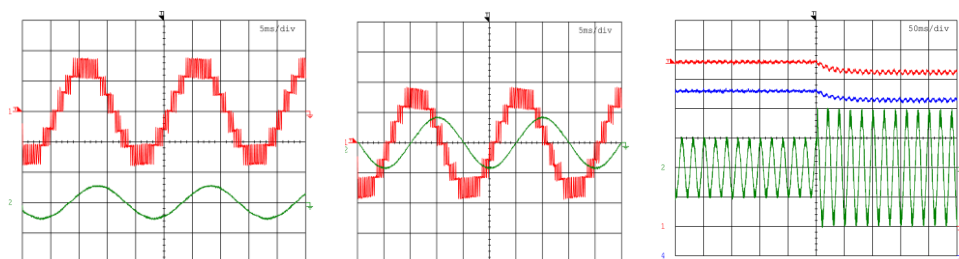


Figure 4. Output waveforms of the proposed topology supplying non-unity power factors and transient load

Conclusion

This article proposed a novel multilevel switch-capacitor structure with fewer circuit components than similar structures. Generating seven voltage levels at the output using only nine power switches and two capacitors supplied by an isolated power supply was one of the highlights of the proposed structure. Controlling the operation of the proposed converter using the PD-PWM modulation technique in addition to reducing stress and voltage distortion and increasing the quality of the output voltage also helped to facilitate the operation of the circuit. The ability to increase the input voltage by three times the output in addition to the capability of self-balance of the capacitors' voltage without using an auxiliary control circuit or sensor is another advantage of the proposed circuit configuration. The results of simulating a seven-level converter in MATLAB software environment verified by the experimental ones ensured the accuracy of the converter operation. The advantages of the proposed multilevel inverter demonstrate its wide application in both wind and solar renewable applications to connect the generated low DC voltage to a higher amplitude AC power grid.



شاپای الکترونیکی: ۴۴۲۰-۲۵۳۸

شاپای چاپی: ۹۷۹۶-۲۳۸۲



اینورتر کلید - خازنی هفت سطحی سه برابرکننده سطح ولتاژ با قابلیت خودمتعادل سازی بدون استفاده از سنسور

حسن زارع^{*۱}، حسین اصغرپور علمداری^۲

۱. استادیار، گروه مهندسی برق، دانشگاه فنی و حرفه‌ای، تهران، ایران.

چکیده

اطلاعات مقاله

این مقاله، به معرفی یک مبدل هفت سطحی تک فاز پرکاربرد، به منظور اتصال منابع تولید انرژی تجدیدپذیر با اندازه ولتاژ کمتر به شبکه‌های قدرت با اندازه‌های بیشتر پرداخته است. افزایش ولتاژ ورودی با ترکیب ولتاژ خازن‌ها در مسیرهای جریان از پیش تعیین شده صورت می‌گیرد. تولید شکل موج پلکانی AC خروجی با استفاده از یک منبع ولتاژ DC با کمک روش مدولاسیون تغییر فاز پهنای پالس (PD-PWM) انجام می‌شود. توانایی تعادل ولتاژ خودکار بدون نیاز به کنترل کننده یا سنسور خارجی، تعداد کمتر ادوات نیمه‌هادی، بازدهی بالا و سهولت بهره‌برداری از مهم‌ترین ویژگی‌های مبدل پیشنهادی است. قابلیت افزایش ولتاژ ورودی به میزان سه برابر در خروجی افزون بر قابلیت خود متعادل سازی ولتاژ خازن‌ها بدون استفاده از مدار کنترلی جانبی یا سنسور از دیگر مزایای ساختار پیشنهادی است. همچنین، با محاسبه تلفات توان و ظرفیت خازن‌های مورد نیاز اینورتر پیشنهادی، مقدار بازدهی ۹۵/۸ درصد به دست آمد. در نهایت، عملکرد اینورتر هفت سطحی پیشنهادی در شرایط مختلف بار در محیط MATLAB SIMULINK شبیه سازی و نتایج آن با نتایج به دست آمده از نمونه اولیه آزمایشگاهی تأیید شد.

دریافت مقاله: ۱۴۰۰/۰۵/۰۶

بازنگری مقاله: ۱۴۰۰/۰۸/۰۴

پذیرش مقاله: ۱۴۰۰/۰۹/۰۷

کلید واژگان:

اینورتر چند سطحی (MLI)
افزاینده ولتاژ
مبدل کلید-خازنی
تک منبع

مدولاسیون PD-PWM

ویژگی خود متعادل سازی ولتاژ

*نویسنده مسئول: حسن زارع

پست الکترونیکی:

hszare@tvu.ac.ir



مقدمه

امروزه، با افزایش استفاده از منابع انرژی تجدیدپذیر در سیستم‌های قدرت و به دلیل اینکه غالب این منابع، توان الکتریکی را به صورت DC تولید می‌کنند، نقش اینورترها پررنگ‌تر از گذشته شده است. اینورترها از خانواده مبدل‌های الکترونیک قدرت می‌باشند. مبدل‌های الکترونیک قدرت به دلیل دستیابی به راندمان بالاتر از قابلیت کلیدزنی عناصر قدرت استفاده می‌کنند [۱]. بدین ترتیب، انواع مختلف مبدل DC-AC معرفی شده است که منجر به بهبود جنبه‌های عملکردی مختلف از جمله سهولت کاربرد، هزینه، کارایی و کیفیت توان چنین سیستم‌هایی شده است [۲]. شکوفایی اینورترها ابتدا از ساختارهای سه سطحی آغاز شد که هم از تنش ولتاژ (dv/dt) بالا در اجزای مدار و هم از اعوجاج هارمونیک کل (THD) بالا رنج می‌بردند. چنین محدودیت‌هایی به معرفی مبدل‌های چندسطحی (MLI) انجامید به طوری که امروزه در دستگاه‌های خانگی و صنعتی، کاربرد گسترده‌ای دارند [۳]. این مبدل‌ها به دلیل کیفیت بهتر شکل موج خروجی، تنش‌های ولتاژی پایین، THD کمتر و توانایی کار در فرکانس‌های کلیدزنی پایین‌تر مورد بهره‌برداری قرار می‌گیرند [۴]. مبدل‌های چندسطحی در بسیاری از صنایع مرتبط با صفحات خورشیدی، وسایل نقلیه الکتریکی، محرکه موتورهای الکتریکی (درایو)، توربین‌های بادی و اتصال آن‌ها به شبکه قدرت، سیستم‌های پیل سوختی، لامپ فلورسنت، دیودهای ساطع کننده نور سفید (WLED)، درایورهای صفحه‌نمایش کریستال (LCD)، منابع تغذیه بدون وقفه (UPS)، لیزر، رادار، اشعه ایکس، ریزشبه‌ها و تصویربرداری تشدید مغناطیسی (MRI) کاربرد دارند [۵؛ ۶]. این ساختارها در دسته‌های اصلی پل‌های آبشاری، خازن شناور، دیود کلمپ و کلید خازنی تقسیم می‌شوند. پیکربندی مدار اولیه هر گروه از این مبدل‌ها دارای نقاط مثبت و منفی است که کاربری هر یک را در صنایع مختلف گسترده یا با محدودیت روبه‌رو ساخته است. برای مثال، متعادل‌سازی ولتاژ در خازن‌های لینک جریان مستقیم (DC) ناشی از حالت‌های کلیدزنی (سوئیچینگ) محدود، مسئله مهمی برای ساختارهای خازن شناور و دیود کلمپ است. درحالی‌که مبدل‌های پل آبشاری (CHB) به مدولار بودن، سادگی در گسترش و افزایش تعداد سطح ولتاژ خروجی مشهور هستند [۷]. البته، لزوم استفاده از چندین منبع DC مجزا منجر به افزایش هزینه و اندازه ساختار می‌شود. با افزایش سلول‌های پل H، تعداد کلیدهای موردنیاز و منابع ولتاژ DC مستقل در این ساختارها افزایش می‌یابد. در این شرایط، پیچیدگی کنترل و اجرای مدار، افزایش هزینه و ابعاد سیستم ناشی از عملکرد فرکانس پایین ساختارهای CHB افزایش می‌یابد. به‌منظور کاهش این مشکلات، استفاده از منابع ولتاژ DC نامتقارن و ترانسفورماتور آبشاری پیشنهاد شده است [۸].

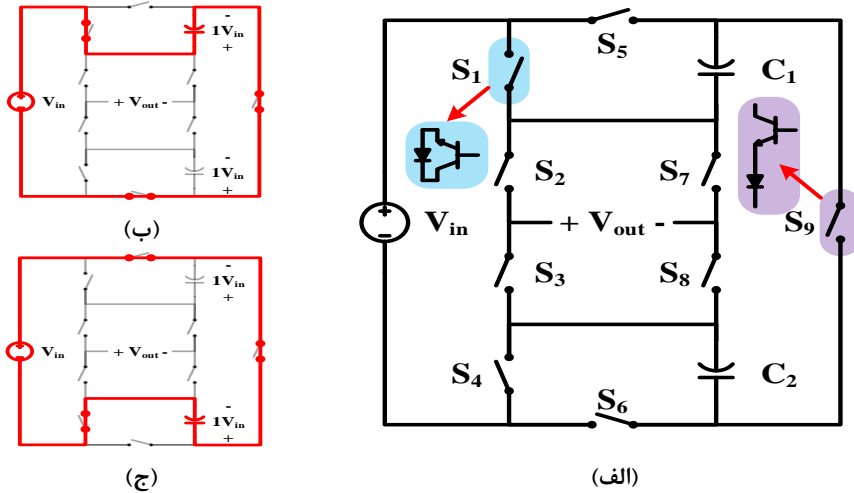
در نظر گرفتن این شاخص‌ها در کنار لزوم سهولت کنترل، منجر به استفاده از ساختارهای کلید-خازنی شده است. یکی از مهم‌ترین ویژگی‌های این مبدل‌ها (به‌ویژه در بسیاری از کاربردهای مرتبط با انرژی‌های تجدیدپذیر مانند سیستم‌های صفحات خورشیدی)، قابلیت تقویت (افزایش) ولتاژ است که ساختارهای MLI اولیه از آن بی‌بهره‌اند [۹]. تقویت ولتاژ با بهره‌گیری از خازن‌ها و سپس جمع کردن ولتاژ آن‌ها در یک اتصال سری که به خروجی اعمال می‌شود، تحقق می‌یابد و نیاز به ترانسفورماتورهای بزرگ یا سلف‌ها را از بین می‌برد. در این راستا، مبدل‌های جدید زیادی معرفی شده‌اند که اگرچه از مزایای مذکور بهره‌مند هستند اما به تعداد زیادی کلید و دیود در ساختار خود نیاز دارند. همچنین، لزوم طراحی و انتخاب خازن‌های مناسب و ضریب افزایش ولتاژ خروجی نسبت به ورودی مناسب، نیاز به برخی ملاحظات را در این مبدل‌ها ایجاد کرده است؛ بنابراین، رویکرد بسیاری از محققان به کاهش تعداد اجزای سازنده مانند نیمه‌هادی‌ها، منابع DC و خازن‌ها برای کاهش هزینه‌های طراحی بوده است [۲؛ ۵؛ ۱۰-۱۳]. اگرچه این مبدل‌ها از مزایای یادشده برخوردار هستند اما هرکدام در ساختار خود اشکالاتی نیز دارند که ارتقا در نمونه‌های توسعه‌یافته بعدی را الزام‌آور می‌کنند. برای مثال، در مرجع [۱۳] یک اینورتر چندسطحی کلید-خازنی نه‌سطحی را پیشنهاد کرده است که علی‌رغم استفاده از سه خازن و ده کلید قدرت در ساختار خود، قابلیت افزایش ولتاژ را تنها به میزان دو برابر منبع

ولتاژ ورودی دارد. همچنین، ساختار معرفی شده در [۱۰] با وجود استفاده از دو منبع ورودی و تعداد ده کلید و دو خازن برای تولید نه سطح ولتاژ، قادر به افزایش سطح ولتاژ خروجی به بیش از مجموع دامنه ولتاژ منابع ورودی نیست. در راستای دستیابی به موارد ذکر شده، هدف این مقاله، معرفی یک ساختار مبدل چندسطحی براساس روش کلید-خازنی است که بتواند با استفاده از یک منبع تغذیه ورودی، ولتاژ خروجی با دامنه بیشتری را تولید کند و همچنین، تنش ولتاژ مطلوبی بر روی هر کلید داشته باشد. افزون بر این، مبدل معرفی شده باید به تعداد کمتری ادوات نیمه‌رسانا در مقایسه با دیگر ساختارهای مشابه برای تولید سطوح ولتاژ یکسان نیاز داشته باشد که در نتیجه آن به کاهش هزینه می‌انجامد. بدین ترتیب، یک اینورتر تک‌فاز که با استفاده از یک روش کنترل ساده، توانایی تولید سطح ولتاژ منفی بدون نیاز به مدار کمکی داشته باشد از دیگر اهداف این تحقیق است.

به‌منظور دستیابی به این اهداف، این پژوهش در بخش‌های زیر سازمان‌دهی شده است: بخش ۲ به معرفی ساختار کلی مبدل پیشنهادی، نحوه بهره‌برداری و حالات مختلف کلیدزنی آن می‌پردازد. همچنین، روش مدولاسیون و عملکرد این مبدل نیز در این قسمت بررسی می‌شود. در ادامه، تئوری و محاسبات ریاضی به‌منظور به‌دست آوردن ظرفیت خازن‌های مدار و مطالعات تلفات توان و بازدهی مبدل پیشنهادی در نقطه کار تعریف‌شده نیز در بخش ۳ پژوهش پیش‌رو بحث می‌شود. مقایسه جامع ساختار پیشنهادی با سایر مبدل‌های معرفی شده در چند سال اخیر نیز در انتهای این بخش ارائه می‌گردد. به‌منظور راستی‌آزمایی محاسبات انجام‌شده، عملکرد مبدل پیشنهادی در نرم‌افزار MATLAB شبیه‌سازی و نتایج حاصل از آن با نمونه آزمایشگاهی ساخته‌شده در بخش ۴ مطالعه و بررسی می‌شود. در نهایت، بخش ۵ این مقاله نیز به بیان نتیجه‌گیری اختصاص یافته است.

معرفی مبدل پیشنهادی و نحوه عملکرد آن:

ساختار کلی اینورتر کلید خازنی پیشنهادی در شکل ۱ (الف) آورده شده است. این مبدل، با استفاده از دو خازن، ۹ کلید قدرت و تنها یک منبع ورودی جریان مستقیم، قادر به تولید یک ولتاژ متناوب پلکانی هفت‌سطحی است. این مبدل دارای قابلیت افزایش ولتاژ تا سه برابر است؛ به‌طوری‌که دامنه ولتاژ خروجی سه برابر مقدار ولتاژ ورودی است. همچنین، در ساختار پیشنهادی، خازن‌ها از طریق تنها سه کلید و به‌طور مستقیم توسط منبع تا ولتاژ V_{in} شارژ می‌شوند که مسیرهای شارژ آن‌ها در شکل ۱ (ب) و (ج) به تصویر کشیده شده است. به‌منظور تولید هر سطح از ولتاژ خروجی، یکی از ده ترکیب متفاوت از ولتاژ خازن‌ها و منبع ورودی استفاده می‌شود که حالات کلیدزنی متناظر با هر یک از آن‌ها، در جدول ۱ آورده شده است. همچنین، در این جدول وضعیت‌های متمایز شارژ، دشارژ و بیکار بودن هر خازن در هر سطح ولتاژ به تفکیک تعیین شده است. همان‌طور که در جدول ۱ قابل مشاهده است، در برخی موارد دو حالت کلیدزنی مختلف منجر به تولید سطح ولتاژ یکسانی در خروجی می‌شوند (برای سطوح صفر و مثبت و منفی دو). در نتیجه، نحوه انتخاب و به‌کارگیری هر یک از آن‌ها منوط به روند شارژ و دشارژ موردنظر برای خازن‌ها است. به‌طوری‌که برای مثال، برای تولید هر کدام از سطوح ولتاژ دو یا منفی دو در خروجی، دو مسیر متفاوت وجود دارد که در هر یک از آن‌ها می‌توان در عین تأمین ولتاژ خروجی، به‌طور هم‌زمان یکی از خازن‌های مدار را نیز شارژ کرد.

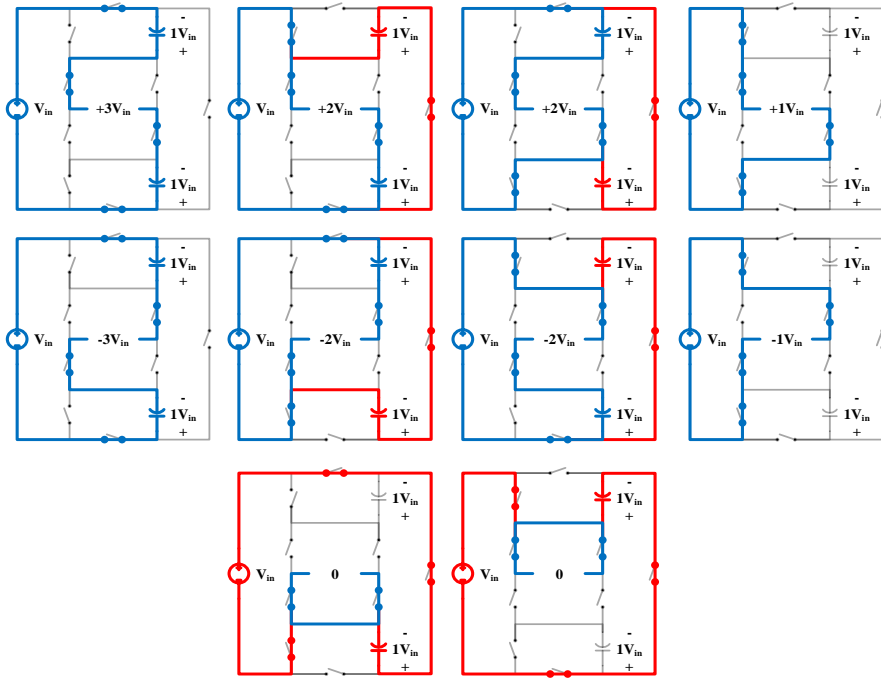


شکل ۱. نمای کلی: (الف) اینورتر پیشنهادی و مسیره‌های شارژ خازن‌های مدار (ب) C_1 و (ج) C_2 .

جدول ۱. حالات کلیدزنی اینورتر پیشنهادی

| ردیف | سطح ولتاژ | S_9 | S_8 | S_7 | S_6 | S_5 | S_4 | S_3 | S_2 | S_1 | C_2 | C_1 |
|-------|-----------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| شارژ | ۰ | ۱ | ۱ | ۰ | ۰ | ۰ | ۱ | ۰ | ۰ | ۱ | - | شارژ |
| - | ۰ | ۰ | ۰ | ۱ | ۱ | ۰ | ۰ | ۰ | ۱ | ۱ | شارژ | - |
| - | +۱ | ۱ | ۱ | ۰ | ۰ | ۰ | ۰ | ۰ | ۱ | ۰ | - | - |
| شارژ | +۲ | ۱ | ۱ | ۰ | ۰ | ۰ | ۰ | ۱ | ۰ | ۱ | دشارژ | شارژ |
| دشارژ | +۲ | ۰ | ۱ | ۰ | ۱ | ۱ | ۰ | ۰ | ۱ | ۱ | شارژ | دشارژ |
| دشارژ | +۳ | ۰ | ۰ | ۱ | ۰ | ۰ | ۱ | ۰ | ۱ | ۰ | دشارژ | دشارژ |
| - | -۱ | ۱ | ۰ | ۱ | ۱ | ۰ | ۰ | ۰ | ۰ | ۰ | - | - |
| دشارژ | -۲ | ۰ | ۰ | ۰ | ۱ | ۱ | ۰ | ۱ | ۰ | ۱ | شارژ | دشارژ |
| شارژ | -۲ | ۱ | ۰ | ۰ | ۰ | ۰ | ۱ | ۱ | ۰ | ۰ | دشارژ | شارژ |
| دشارژ | -۳ | ۰ | ۰ | ۰ | ۰ | ۰ | ۱ | ۱ | ۰ | ۰ | دشارژ | دشارژ |

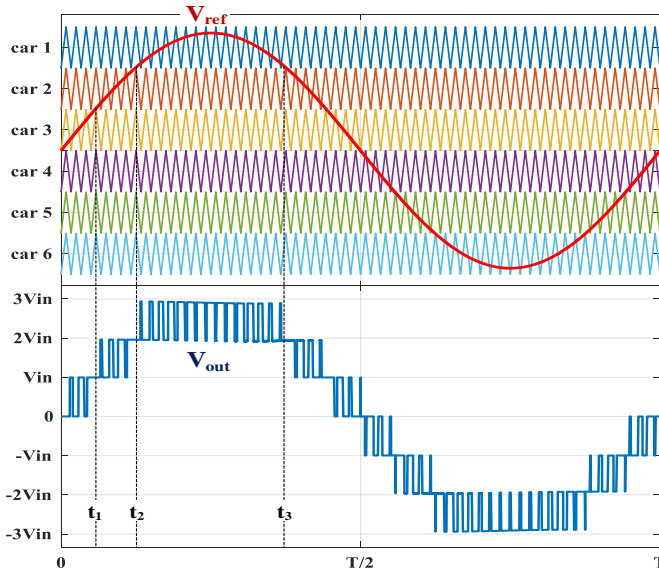
در ادامه نیز مسیره‌های جریانی متناظر با حالات کلیدزنی جدول ۱ در شکل ۲ آورده شده است. توجه داشته باشید که در هر حالت خطوط قرمز رنگ، نمایانگر مسیره‌های جریانی برای شارژ خازن‌ها و خطوط آبی رنگ، نمایانگر مسیره‌های جریانی مشارکت‌کننده در شکل‌دهی ولتاژ خروجی مبدل پیشنهادی هستند.



شکل ۲. مسیرهای جریان متناظر با حالات کلیدزنی جدول ۱

روش کلیدزنی اینورتر پیشنهادی

به منظور کنترل روند کلیدزنی اینورتر پیشنهادی از روش مدولاسیون پهنای پالس با جابه‌جایی سطح (PD-PWM) استفاده شده است. همان‌طور که در شکل ۳ آورده شده است، برای تولید پالس‌های فرمان کلیدهای مدار به نحو مطلوب و در نهایت، تولید یکی از هفت سطح ولتاژ مورد نظر در خروجی، از مقایسه یک موج سینوسی مرجع (با دامنه V_{ref}) و فرکانس مشخص (f_{ref}) با شش موج حامل با فرکانس (f_{car}) و اختلاف سطح DC استفاده می‌شود. به طوری که به عنوان مثال مادامی که مقدار موج مرجع بیشتر از موج حامل اول ($car 1$) باشد، مقدار ولتاژ خروجی برابر با $3V_{in}$ خواهد بود. در غیر این صورت، سطح ولتاژ پایین‌تر ($2V_{in}$) در خروجی اینورتر تولید می‌شود. این روند برای تولید سایر سطوح نیز به طور مشابه اجرا می‌شود.



شکل ۳. شماتیک به کارگیری مدولاسیون PD-PWM در مبدل پیشنهادی و تولید ولتاژ خروجی

ملاحظات و محاسبات طراحی

تعیین ظرفیت خازن‌های مدار

ولتاژ خروجی مبدل در هر لحظه، با استفاده از ترکیب ولتاژ منبع ورودی و خازن‌های مدار به دست می‌آید. همچنین، از آنجاکه ولتاژ خازن‌های مدار به اندازه مقدار ولتاژ منبع ورودی (V_{dc}) می‌باشد؛ به منظور حفظ ولتاژ خروجی به کیفیت مطلوبی، باید اندازه اختلاف ولتاژ آن‌ها از مقدار منبع تا جای ممکن محدود گردد. بدین منظور، کافی است تا میزان انرژی ذخیره شده و همچنین تخلیه شده در خروجی در هر لحظه از زمان بررسی گردد. حداکثر افت ولتاژ خازن‌ها، زمانی اتفاق می‌افتد که هر دو خازن مدار، وظیفه تأمین بار خروجی را به عهده دارند. این حالت در آخرین سطح ولتاژ خروجی، سطح ۳، رخ می‌دهد. از طرفی، حداکثر میزان تخلیه در یک بار مقاومتی رخ می‌دهد. بدین ترتیب، برای محاسبه اندازه مناسب ظرفیت خازن مدار، بدترین حالت ممکن برای تخلیه انرژی خازن یا همان محاسبه حداکثر جریان تخلیه شده در حداکثر بار مقاومتی خروجی، کفایت می‌کند [۶]. بدین منظور، افت ولتاژ در خروجی، با فرض اینکه خازن‌ها در بازه زمانی $[t_2, t_1]$ به میزان n مرتبه شارژ و دشارژ شوند و دامنه جریان خروجی I_o و $\omega = 2\pi f_{ref}$ باشد به صورت زیر محاسبه می‌شود [۵]:

$$\Delta Q_{C_i} = \int_{t_1}^{t_2} I_o \cdot \sin(\omega t) \cdot dt \quad (1)$$

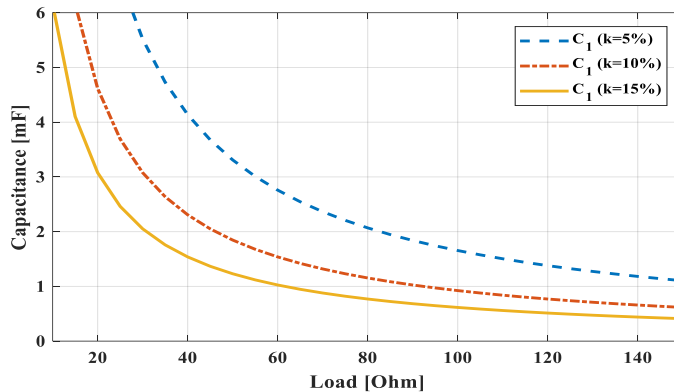
که مطابق این رابطه، مجموع کل بارهای الکتریکی خارج شده از هر خازن ($Q_{C_i, total}$) با استفاده از مجموع تغییرات بار الکتریکی هر خازن (Q_{C_i}) طی این بازه زمانی به صورت زیر محاسبه می‌گردد:

$$Q_{C_i, total} = \Delta Q_{C_i} = \sum_0^n \left(\int_{t_1}^{t_2} I_o \cdot \sin(\omega t) \cdot dt \right) \quad (2)$$

با محاسبه مجموع مقادیر بار الکتریکی و در نظر گرفتن مقدار تغییرات ولتاژ مجاز برای هر خازن ($V_{ripple}^{C_i}$)، حداقل ظرفیت مورد نیاز برای هر کدام از خازن‌های مدار به دست می‌آیند.

$$C_i \frac{Q_{C_i total}}{V_{ripple}^{C_i} min} \quad (3)$$

بر این اساس، روند تغییرات ظرفیت خازن‌های مدار با توجه به تغییرات بار و میزان افت ولتاژ مجاز در نظر گرفته شده به اندازه‌های ۵، ۱۰ و ۱۵ درصد در شکل ۴ آورده شده است. مطابق این شکل، برای مثال، در صورتی که اینورتر پیشنهادی برای تأمین یک بار با اندازه امپدانس معادل ۱۲۰ اهم در نظر گرفته شود؛ ظرفیت خازن‌های مورد نیاز آن به ازای افت ولتاژ ۵ تا ۱۵ درصد، بین ۸۰۰ تا ۱۴۰۰ میکرو فاراد خواهد بود.



شکل ۴. نمودار تغییرات ظرفیت خازنی مدار بر حسب تغییرات بار نامی و مقدار افت ولتاژ مجاز

محاسبه تلفات توان

تلفات توان در مبدل‌ها را عموماً تلفات هدایتی (P_c) و تلفات کلیدزنی (P_{sw}) تشکیل می‌دهند. افزون بر این، در مبدل‌هایی همچون مبدل‌های کلید-خازنی که در ساختار آن‌ها از خازن استفاده شده است، تغییرات ولتاژ خازن‌ها نیز خود منجر به تلفات می‌شوند که باید در مطالعات تلفات در نظر گرفته شوند [۵].

دسته اول از تلفات (تلفات هدایتی) که ناشی از مقاومت داخلی ادوات به کاررفته در مدار در مقابل عبور جریان الکتریکی گذرنده از آن‌ها می‌باشد. عملکرد هر کدام از تجهیزات مدار، بسته به نوع فناوری، ساخت و مشخصه‌های بهره‌برداری آن، مطابق مشخصه‌های موجود در دفترچه راهنمای کارخانه سازنده آن‌ها محاسبه می‌گردد. بدین ترتیب، به منظور محاسبه تلفات هدایتی مبدل پیشنهادی، در ابتدا لازم است شاخصه‌های معادل تأثیرگذار در هر سطح را با هدف تمایز جریان و ولتاژ دو سر آن‌ها به طور مجزا بررسی کرد. در این راستا، با در نظر گرفتن پارامترهای مقاومت داخلی ($R_{F,sw}$) و ولتاژ داخلی ($V_{F,sw}$) کلیدهای قدرت به کاررفته در ساختار مبدل پیشنهادی، طراحی تفصیلی مدار معادل مبدل هفت سطحی پیشنهادی در سطوح مختلف ولتاژ مطابق جدول ۲ می‌باشد.

جدول ۲. شاخص‌های معادل تلفات به‌ازای سطوح ولتاژ خروجی

| تعداد کلید قدرت در مسیر هر سطح ولتاژ خروجی (n_L) | سطح ولتاژ خروجی |
|--|--------------------|
| ۲ | 0 V _{dc} |
| ۴ | ±1 V _{dc} |
| ۴ | ±2 V _{dc} |
| ۴ | ±3 V _{dc} |

بدین ترتیب، برای محاسبه تلفات هدایتی مبدل پیشنهادی با جریان مؤثر ($i_{rms,L}$) و متوسط عبوری ($i_{avg,L}$) عبوری از مدار، خواهیم داشت [۱۴]:

$$P_C = 2 \sum_{L=1}^3 n_L \cdot (V_{F,sw} \cdot i_{avg,L} + R_{F,sw} \cdot i_{rms,L}^2) \quad (۴)$$

دسته دیگر تلفات متناظر با اتلاف توان به علت توان به سبب خاموش (P_{off}) و روشن (P_{on}) شدن کلیدهای قدرت مبدل می‌باشد که مطابق اطلاعات مندرج در دفترچه راهنمای کلید قدرت استفاده‌شده در ساختار می‌باشد. شاخص‌های تأثیرگذار بر این تلفات را می‌توان مجموع تلفات کلیدزنی مدار در هر بار روشن و خاموش شدن در یک سیکل کامل دانست. بدین ترتیب، مدت‌زمان تأخیر پاسخگویی هر کلید در هنگام خاموش (t_{off}) و روشن شدن (t_{on})، جریان گذرنده در مدت کامل روشن بودن کلید (I_{on}) و ولتاژ کامل خاموش بودن کلید (V_{off}) اشاره کرد. همچنین، با در نظر گرفتن فرکانس کلیدزنی (f_{sw})، تلفات کلیدزنی مبدل پیشنهادی از مجموع تلفات کلیدزنی تمام نه کلید به‌کاررفته در مدار پیشنهادی به‌صورت زیر محاسبه می‌شود [۱۴]:

$$P_{sw} = \sum_{n=1}^9 (P_{sw,n}^{on} + P_{sw,n}^{off}) \quad (۵)$$

$$P_{sw,n}^{on} = \frac{1}{6} f_{sw} \cdot V_{off} \cdot I_{on} \cdot t_{on} \quad (۶)$$

$$P_{sw,n}^{off} = \frac{1}{6} f_{sw} \cdot V_{off} \cdot I_{on} \cdot t_{off} \quad (۷)$$

از طرف دیگر، افت ولتاژ خازن‌ها و اختلاف ولتاژ آن‌ها با ولتاژ ورودی، منجر به نوع دیگری از تلفات می‌شود. با در نظر گرفتن m حالت شارژ برای هر دو خازن به‌طوری‌که شکل موج خازن در حال شارژ به‌صورت ΔV_i باشد، برای تلفات ناشی از افت ولتاژ خازن‌ها خواهیم داشت [۵]:

$$P_{CR} = \frac{1}{2} \sum_{i=1}^m C \cdot \Delta V_i^2 \cdot f_{ref} \quad (۸)$$

درنهایت نیز با محاسبه تمام تلفات و جمع آن‌ها با یکدیگر، تلفات توان کل مبدل محاسبه و بدین ترتیب، بازدهی مبدل (η) نیز با استفاده از رابطه (۹) به دست می‌آید:

$$\eta = \frac{P_{out}}{P_{out} + P_{loss}} \times 100 = \frac{P_{out}}{P_{out} + P_{sw} + P_C + P_{CR}} \times 100 \quad (9)$$

مقایسه مبدل پیشنهادی با سایر توپولوژی‌ها

به منظور بررسی دقیق تر مزایای طراحی مبدل پیشنهادی، شاخص‌های مهم ساختاری و بهره‌برداری آن با ساختارهای مشابه هفت سطحی معرفی شده در چند سال اخیر، بررسی شدند. نتیجه این تحلیل به صورت خلاصه در جدول ۳ گردآوری و ارائه شده است. شاخص‌های مورد بررسی شامل تعداد قطعات فیزیکی مورد نیاز به منظور بهره‌برداری مبدل اعم از تعداد کلیدها، دیودها، خازن‌ها و همچنین مدارهای جانبی راه‌انداز (درایور) می‌باشند. افزون بر این، مطالعه حداکثر ولتاژ معکوس (استرس ولتاژ) دو سر هر کلید (PBV) نسبت به ولتاژ ورودی مبدل و همچنین مقدار ولتاژی که مجموع تمام کلیدهای مدار در مقایسه با ولتاژ ورودی مبدل باید تحمل کنند (TBV) در مطالعات مختلف بررسی می‌شوند؛ زیرا ممکن است طراحی ساختاری بر کاهش تعداد کلیدها صورت گرفته باشد اما استرس ولتاژ هر کلید زیاد باشد که عملکرد مبدل را در گذر زمان تحت تأثیر قرار خواهد داد؛ بنابراین طراحی ساختار مبدل باید به گونه‌ای باشد که ضمن حصول حداکثر سطوح ولتاژ ممکن با استفاده از حداقل تعداد کلیدهای مورد نیاز، استرس ولتاژ هر کلید و مجموعه مدار را نیز مدنظر قرار داده باشد. همچنین، قابلیت افزایش ولتاژ در خروجی مبدل نسبت به ولتاژ ورودی (در صورتی که از بیش از یک منبع ورودی در طراحی استفاده شده باشد، مجموع ولتاژ منابع ورودی) از دیگر شاخص‌های طراحی مدار است که در هنگام مقایسه باید لحاظ گردد.

مطابق مطالب بیان شده در جدول ۳، ساختار پیشنهادی با استفاده از یک منبع و دو خازن به ضریب افزایش ولتاژ سه و هفت سطح ولتاژ در خروجی دست پیدا می‌کند. در حالی که ساختارهای معرفی شده در مراجع [۱۵-۱۸]، علی‌رغم استفاده از ادوات مداری بیشتر، به ضریب افزایش قابل توجهی دست پیدا نمی‌کنند. به طور مشابه، ساختار معرفی شده در مرجع [۸] نیز با وجود ادوات مداری کمتر، ضریب افزایش واحد را میسر می‌سازد. شایان ذکر است که در این ساختار، به منظور، حفظ تعادل ولتاژ خازن‌ها از دو سنسور ولتاژ استفاده شده است. به عبارتی، برای متعادل سازی ولتاژ هر خازن و رساندن آن به مقدار مطلوب به یک سنسور ولتاژ، نیاز است. این امر منجر به پیچیده‌تر شدن عملکرد و افزایش هزینه تمام شده مدار می‌شود.

از سوی دیگر، اگرچه ساختار معرفی شده در مرجع [۹] از لحاظ PBV و TBV برتری نسبی دارد اما استفاده از دو قطعه دیود قدرت بیشتر در ساختار مدار، منجر به افزایش هزینه ساخت مبدل، تلفات هدایتی بیشتر و در نتیجه، بازدهی کمتر مبدل خواهد شد. از طرفی، در مرجع [۹] طراحی نحوه و مسیر شارژ و دشارژ خازن‌ها به گونه‌ای است که هر خازن تنها یک بار در هر سیکل فرصت شارژ شدن دارد. از این رو، ریپل ولتاژ خازن‌ها و در پی آن، تلفات ناشی از آن در این مبدل، چشمگیر خواهد بود. در نهایت، به‌ازای توان خروجی یکسان با کیفیت ولتاژ مشابه، به ظرفیت خازنی بزرگ‌تری در مقایسه با مبدل پیشنهادی این مقاله نیاز خواهد داشت که این امر خود مبین صرف هزینه بیشتری برای آن می‌باشد. ساختارهای معرفی شده در مراجع [۱۵؛ ۱۷]، برای تولید سطح ولتاژ یکسان به سه منبع ورودی مجزا نیازمند هستند که کاربرد این مبدل‌ها را محدود می‌کند. همچنین، اگرچه مبدل‌های معرفی شده در مراجع [۱۵؛ ۱۶؛ ۱۸-۲۰] دارای PBV کمتری نسبت به مبدل پیشنهادی هستند اما برای تولید سطح ولتاژ یکسان، به ادوات مداری بیشتری نیاز دارند. مراجع [۲۱] و [۲۲] ساختار کاملاً یکسانی را معرفی کردند که علی‌رغم استفاده از یک کلید قدرت کمتر برای تولید هفت سطح ولتاژ خروجی، در مجموع از ده عدد ادوات نیمه‌رسانا در مدار خود استفاده می‌کنند. البته با توجه به نوع طراحی ساختار

معرفی شده و نتایج ارائه شده در همان مراجع مقدار بازدهی میدل در نقطه کار مورد نظر ۹۳/۳ درصد می باشد که کمتر از ساختار پیشنهادی است.

جدول ۳. مقایسه بین اینورترهای هفت سطحی

| ردیف | مرجع | کلید | دیود | دراپور | خازن | منابع | PBV | TBV | ضریب افزایش |
|------|---------------|------|------|--------|------|-------|-----|-----|-------------|
| ۱ | میدل پیشنهادی | ۹ | ۱ | ۹ | ۲ | ۱ | ۳ | ۱۷ | ۳ |
| ۲ | [۸] | ۸ | - | ۸ | ۲ | ۱ | ۳ | ۱۲ | ۱ |
| ۳ | [۲۱] | ۸ | ۲ | ۸ | ۲ | ۱ | ۳ | ۱۶ | ۳ |
| ۴ | [۲۲] | ۸ | ۲ | ۸ | ۲ | ۱ | ۳ | ۱۶ | ۳ |
| ۵ | [۹] | ۹ | ۳ | ۹ | ۲ | ۱ | ۲ | ۱۴ | ۳ |
| ۶ | [۱۸] | ۱۰ | - | ۸ | ۳ | ۱ | ۱ | ۸ | ۱.۵ |
| ۷ | [۱۶] | ۱۰ | - | ۸ | ۴ | ۱ | ۱ | ۸ | ۱.۵ |
| ۸ | [۱۷] | ۱۰ | - | ۷ | - | ۳ | ۳ | ۱۹ | ۱ |
| ۹ | [۱۵] | ۱۲ | - | ۱۲ | - | ۳ | ۱ | ۱۲ | ۱ |
| ۱۰ | [۲۰] | ۱۴ | - | ۱۴ | ۲ | ۱ | ۱ | ۱۴ | ۳ |
| ۱۱ | [۱۹] | ۱۶ | - | ۱۴ | ۲ | ۱ | ۱ | ۱۶ | ۳ |

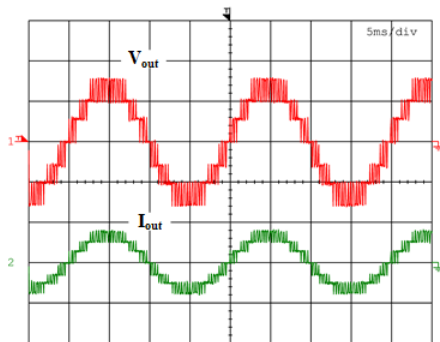
ارزیابی و تحلیل عملکرد میدل پیشنهادی

به منظور بررسی عملکرد و تأیید صحت محاسبات و طراحی های انجام شده، نمونه میدل هفت سطحی پیشنهادی در محیط نرم افزار MATLAB شبیه سازی و نتایج حاصل از آن، با نتایج به دست آمده از ساخت یک نمونه آزمایشگاهی مقایسه شد. مشخصات این میدل، در جدول ۴ آورده شده است. نتایج حاصل از شبیه سازی در محیط سیمولینک و نمونه آزمایشگاهی ساخته شده در سه حالت بار اهمی خالص (با مقاومت R_1) و بار اهمی-سلفی (حاصل ترکیب مقاومت اهمی R_1 و سلف L) و همچنین بار سلفی خالص L مقایسه شد و نتایج آن در شکل های ۵ و ۶ نشان داده شده است.

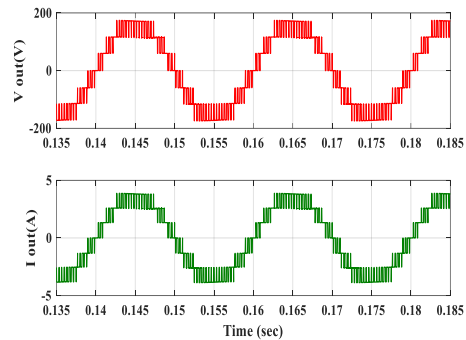
جدول ۴. پارامترهای سیستم پیشنهادی

| مقادیر | شاخص تجهیزات |
|--------------------------------|--------------------------|
| ۶۰ V | ولتاژ ورودی (V_{in}) |
| ۵۰ Hz | فرکانس بهره برداری |
| ۳ kHz | فرکانس کلیدزنی |
| ۰.۹۵ | اندیس مدولاسیون |
| MOSFET IRFP۴۶۰ | کلید قدرت |
| $C_1=C_2=۳۳۰۰ \mu F$ | ظرفیت خازن |
| $R_1=۴۵ \Omega, R_2=۹۵ \Omega$ | بار |
| $L=۱۰۰ \text{ mH}$ | |

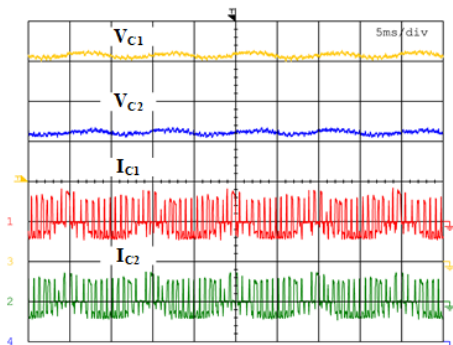
نتایج به دست آمده از بررسی عملکرد اینورتر پیشنهادی تحت بار مقاومتی خالص R_1 در شکل ۵ نشان داده شده است. بدین ترتیب، شکل موج‌های ولتاژ و جریان خروجی مبدل هفت‌سطحی پیشنهادی حاصل از شبیه‌سازی و آزمون آزمایشگاهی به ترتیب در شکل ۵ (الف) و (ب) گنجانده شده است. در این حالت، با استفاده از ولتاژ ورودی ۶۰ ولت تأمین شده توسط یک منبع تغذیه ایزوله، حداکثر مقدار دامنه ولتاژ برابر با حدود ۱۸۰ ولت در خروجی تولید شده است. از آنجاکه ضریب توان بار متصل به اینورتر برابر مقدار واحد می‌باشد، شکل موج جریان تولیدشده به صورت هم‌فاز با ولتاژ خروجی است. در این شرایط، ولتاژ و جریان خازن‌های مدار نیز به صورت شکل‌های ۵ (ج) و (د) برای حالات شبیه‌سازی و آزمون می‌باشند. شکل موج‌های به دست آمده از خازن‌های مدار، حاکی از عملکرد مطلوب روند کلیدزنی در حفظ تعادل ولتاژ خازن‌ها به طور ذاتی و بدون استفاده از هیچ سنسور و مدار کمکی خارجی است. با توجه به این شرایط و پارامترها، مقدار بازدهی مدار با توجه به مطالب بیان شده در بخش ۳، به میزان ۹۵/۸۰ درصد به دست آمد.



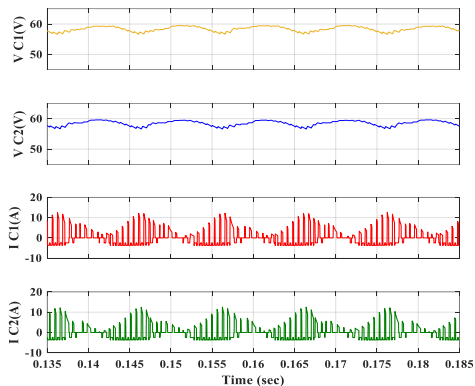
(ب)



(الف)



(د)

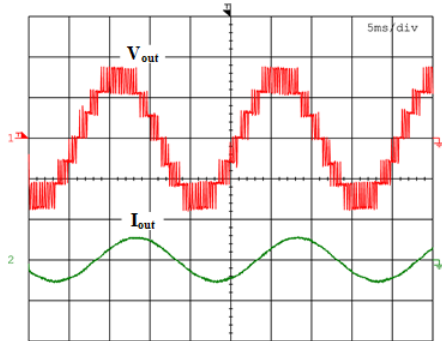


(ج)

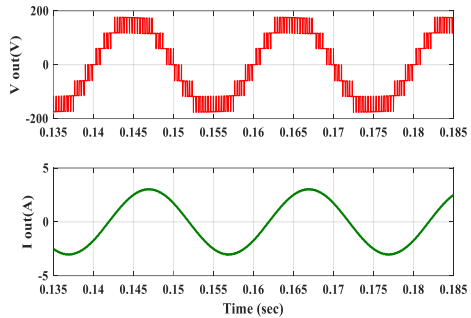
شکل ۵. نتایج شکل موج‌های ولتاژ و جریان خروجی (الف) شبیه‌سازی، (ب) تجربی و شکل موج‌های خازن‌های مبدل پیشنهادی (ج) شبیه‌سازی و (د) تجربی

علاوه بر این، به منظور مطالعه عملکرد اینورتر پیشنهادی در شرایط بار با ضریب توان غیر واحد، دو حالت مختلف بار با مقادیر $(R_1 + L)$ با ضریب توان ۰/۸۲ و همچنین سلفی خالص با مقدار (L) بررسی شد. شکل‌های ۶ (الف) و (ب)،

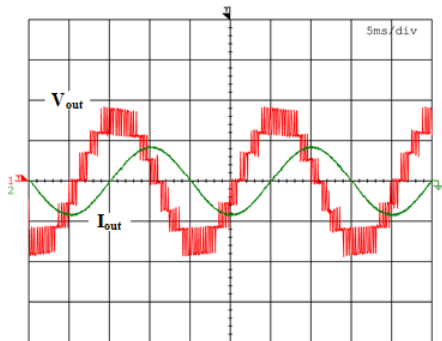
نتایج شبیه‌سازی و تجربی مربوط به بار اهمی - سلفی را نشان می‌دهند و شکل‌های ۶ (ج) و (د) نیز به نمایش شکل موج‌های خروجی ناشی از اتصال بار سلفی خالص می‌پردازد. در نهایت، اینورتر ارائه‌شده، تأثیر تغییرات ناگهانی بار در خروجی مبدل از مقدار R_2 به مقدار R_1 قرار گرفت. در این شرایط، مطابق شکل ۷، برخلاف افزایش ناگهانی مقدار جریان بار به میزان حدود صد در صد، مبدل پیشنهادی به‌خوبی قادر به حفظ تعادل ولتاژ خازن‌های خود بدون نیاز به تغییر در روند کلیدزنی، اندیس مدولاسیون و همچنین، استفاده از سنسور ولتاژ و مدار کنترل کمکی می‌باشد.



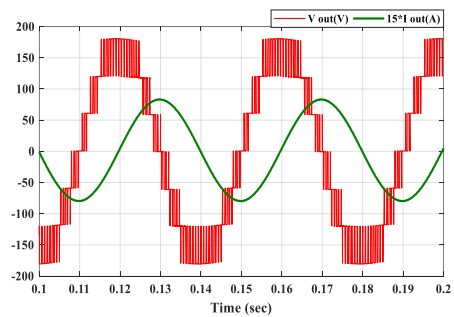
(ب)



(الف)



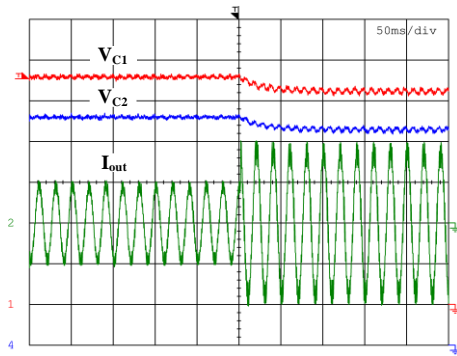
(د)



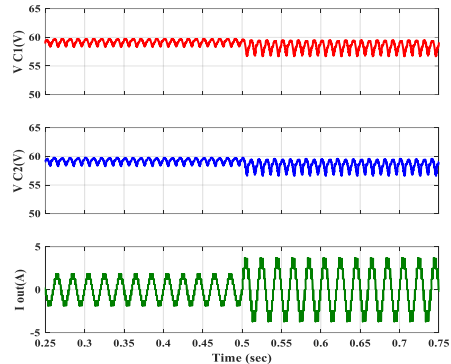
(ج)

شکل ۶. نتایج شکل موج‌های ولتاژ و جریان خروجی مبدل پیشنهادی به‌ازای ضریب توان 0.82 : (الف)

شبیه‌سازی و (ب) تجربی و تحت بار سلفی خالص (ج) شبیه‌سازی و (د) تجربی



(ب)



(الف)

شکل ۷. نتایج شکل موج‌های خروجی مبدل پیشنهادی تحت تغییر بار ناگهانی: (الف) شبیه‌سازی و (ب) تجربی

نتیجه‌گیری

این مقاله به معرفی یک ساختار جدید چندسطحی کلید-خازنی با تعداد قطعات مداری کمتر در مقایسه با سایر ساختارهای مشابه پرداخته است. تولید هفت سطح ولتاژ در خروجی تنها با استفاده از نه عدد کلید قدرت و دو خازن که توسط یک منبع تغذیه ایزوله تأمین می‌شود از برجستگی‌های ساختار معرفی شده است. کنترل بهره‌برداری مبدل پیشنهادی با استفاده از روش مدولاسیون PD-PWM افزون بر کاهش استرس و اعوجاج ولتاژ و افزایش کیفیت ولتاژ خروجی، به سهولت بهره‌برداری مدار نیز کمک می‌کند. قابلیت افزایش ولتاژ ورودی به میزان سه برابر در خروجی افزون بر قابلیت خودمتعادل‌سازی ولتاژ خازن‌ها بدون استفاده از مدار کنترلی جانبی یا سنسور از دیگر مزایای ساختار پیشنهادی است. نتایج حاصل از شبیه‌سازی مبدل هفت‌سطحی در محیط نرم‌افزار MATLAB و همچنین ساخت نمونه آزمایشگاهی آن، صحت عملکرد مبدل را نشان می‌دهند. مزایای برشمرده شده برای این مبدل، قابلیت به‌کارگیری گسترده آن در کاربردهای تجدیدپذیر اعم از بادی و خورشیدی برای اتصال ولتاژ DC تولیدی به شبکه قدرت AC با سطح بالاتر را نشان می‌دهد.

References

- [1] Alipour, M. (2017). Optimal allocation of SVC and TCSC in power system by means of fuzzy estimator with the approach of increasing the static stability of the voltage. *Karafan Quarterly Scientific Journal*, 14(2), 95-121. https://karafan.tvu.ac.ir/article_100507_a471e46c6bae72a3bc558a45346e4e9a.pdf
- [2] Panda, K. P., Bana, P. R., Kiselychny, O., Wang, J., & Panda, G. (2021). A Single-Source Switched-Capacitor-Based Step-Up Multilevel Inverter With Reduced Components. *IEEE Transactions on Industry Applications*, 57(4), 3801-3811. <https://doi.org/10.1109/TIA.2021.3068076>
- [3] Fang, J., Blaabjerg, F., Liu, S., & Goetz, S. M. (2021). A Review of Multilevel Converters With Parallel Connectivity. *IEEE Transactions on Power Electronics*, 36(11), 12468-12489. <https://doi.org/10.1109/TPEL.2021.3075211>
- [4] Poorfakhraei, A., Narimani, M., & Emadi, A. (2021). A Review of Modulation and Control Techniques for Multilevel Inverters in Traction Applications. *IEEE Access*, 9, 24187-24204. <https://doi.org/10.1109/ACCESS.2021.3056612>

- [5] Azimi, E., Khodaparast, A., Rostami, M. J., Adabi, J., Adabi, M. E., Rezanejad, M., Rodrigues, E. M. G., & Pouresmaeil, E. (2020). X-Type Step-Up Multi-Level Inverter with Reduced Component Count Based on Switched-Capacitor Concept. *Electronics*, 9(12), 1-18. <http://doi.org/10.3390/electronics9121987>
- [6] Khodaparast, A., Adabi, J., & Rezanejad, M. (2019). A step-up switched-capacitor multilevel inverter based on 5-level T-type modules. *IET Power Electronics*, 12(3), 483-491. <https://doi.org/10.1049/iet-pel.2018.5805>
- [7] Vijeh, M., Rezanejad, M., Samadaei, E., & Bertilsson, K. (2019). A General Review of Multilevel Inverters Based on Main Submodules: Structural Point of View. *IEEE Transactions on Power Electronics*, 34(10), 9479-9502. <https://doi.org/10.1109/TPEL.2018.2890649>
- [8] Vasu, R., Chattopadhyay, S. K., & Chakraborty, C. (2020). Seven-Level Packed U-Cell (PUC) Converter With Natural Balancing of Capacitor Voltages. *IEEE Transactions on Industry Applications*, 56(5), 5234-5244. <https://doi.org/10.1109/TIA.2020.3008397>
- [9] Azimi, E., Tavasoli, A., Hafezi, H., & Nateghi, A. (2022). A Dumbbell Type (D-Type) multilevel inverter based on switched capacitor concept. *International Journal of Electronics*, 109(1), 152-168. <https://doi.org/10.1080/00207217.2021.1908621>
- [10] Chappa, A., Gupta, S., Sahu, L. K., Gautam, S. P., & Gupta, K. K. (2021). Symmetrical and Asymmetrical Reduced Device Multilevel Inverter Topology. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 9(1), 885-896. <https://doi.org/10.1109/JESTPE.2019.2955279>
- [11] Khodaparast, A., Azimi, E., Azimi, A., Adabi, M. E., Adabi, J., & Pouresmaeil, E. (2019). A New Modular Multilevel Inverter Based on Step-Up Switched-Capacitor Modules. *Energies*, 12(3), 1-16. <https://doi.org/10.3390/en12030524>
- [12] Roy, T., & Sadhu, P. K. (2021). A Step-Up Multilevel Inverter Topology Using Novel Switched Capacitor Converters With Reduced Components. *IEEE Transactions on Industrial Electronics*, 68(1), 236-247. <https://doi.org/10.1109/TIE.2020.2965458>
- [13] Siddique, M. D., Mekhilef, S., Shah, N. M., Ali, J. S. M., Meraj, M., Iqbal, A., & Al-Hitmi, M. A. (2019). A New Single Phase Single Switched-Capacitor Based Nine-Level Boost Inverter Topology With Reduced Switch Count and Voltage Stress. *IEEE Access*, 7, 174178-174188. <https://doi.org/10.1109/ACCESS.2019.2957180>
- [14] Mondol, M. H., Tür, M. R., Biswas, S. P., Hosain, M. K., Shuvo, S., & Hossain, E. (2020). Compact Three Phase Multilevel Inverter for Low and Medium Power Photovoltaic Systems. *IEEE Access*, 8, 60824-60837. <https://doi.org/10.1109/ACCESS.2020.2983131>
- [15] Ahmed, M., Sheir, A., & Orabi, M. (2017). Real-Time Solution and Implementation of Selective Harmonic Elimination of Seven-Level Multilevel Inverter. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 5(4), 1700-1709. <https://doi.org/10.1109/JESTPE.2017.2746760>
- [16] Lee, S. S., Bak, Y., Kim, S. M., Joseph, A., & Lee, K. B. (2019). New Family of Boost Switched-Capacitor Seven-Level Inverters (BSC7LI). *IEEE Transactions on Power Electronics*, 34(11), 10471-10479. <https://doi.org/10.1109/TPEL.2019.2896606>
- [17] Lee, S. S., Sidorov, M., Idris, N. R. N., & Heng, Y. E. (2018). A Symmetrical Cascaded Compact-Module Multilevel Inverter (CCM-MLI) With Pulsewidth Modulation. *IEEE Transactions on Industrial Electronics*, 65(6), 4631-4639. <https://doi.org/10.1109/TIE.2017.2772209>

- [18] Liu, J., Zhu, X., & Zeng, J. (2020). A Seven-Level Inverter With Self-Balancing and Low-Voltage Stress. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 8(1), 685-696. <https://doi.org/10.1109/JESTPE.2018.2879890>
- [19] Lee, S. S. (2018). A Single-Phase Single-Source 7-Level Inverter With Triple Voltage Boosting Gain. *IEEE Access*, 6, 30005-30011. <https://doi.org/10.1109/ACCESS.2018.2842182>
- [20] Taghvaie, A., Adabi, J., & Rezanejad, M. (2018). A Self-Balanced Step-Up Multilevel Inverter Based on Switched-Capacitor Structure. *IEEE Transactions on Power Electronics*, 33(1), 199-209. <https://doi.org/10.1109/TPEL.2017.2669377>
- [21] Ye, Y., Peng, W., & Yi, Y. (2020). Analysis and Optimal Design of Switched-Capacitor Seven-Level Inverter With Hybrid PWM Algorithm. *IEEE Transactions on Industrial Informatics*, 16(8), 5276-5285. <https://doi.org/10.1109/TII.2019.2955954>
- [22] Peng, W., Ni, Q., Qiu, X., & Ye, Y. (2019). Seven-Level Inverter With Self-Balanced Switched-Capacitor and Its Cascaded Extension. *IEEE Transactions on Power Electronics*, 34(12), 11889-11896. <https://doi.org/10.1109/TPEL.2019.2904754>